

DIALOG(R)File 347:JAPIO

(c) 2002 JPO & JAPIO. All rts. reserv.

03433039 **Image available**

MANUFACTURE OF SEMICONDUCTOR DEVICE

PUB. NO.: **03-095939** [JP 3095939 A]

PUBLISHED: April 22, 1991 (19910422)

INVENTOR(s): KONDO SHIGEKI

 NISHIDA AKIYUKI

 MIZUTANI HIDEMASA

APPLICANT(s): CANON INC [000100] (A Japanese Company or Corporation), JP
 (Japan)

APPL. NO.: 01-233942 [JP 89233942]

FILED: September 07, 1989 (19890907)

INTL CLASS: [5] H01L-021/336; H01L-029/784

JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components)

JAPIO KEYWORD:R097 (ELECTRONIC MATERIALS -- Metal Oxide Semiconductors,
 MOS); R100 (ELECTRONIC MATERIALS -- Ion Implantation)

JOURNAL: Section: E, Section No. 1089, Vol. 15, No. 277, Pg. 163, July
 15, 1991 (19910715)

ABSTRACT

PURPOSE: To reduce the number of boundary levels and to improve electric characteristics of a semiconductor device such as a thin film transistor by forming first and second insulating films to become barriers against diffusion of hydrogen at both upper and lower sides of a thin crystalline semiconductor film, injecting hydrogen into the film, and then heat-treating it.

CONSTITUTION: A silicon nitride film 12 containing hydrogen is first formed as a first insulating film to become a barrier against diffusion of hydrogen on an insulating board 11 made of glass or the like at 200-300 deg.C substrate temperature. Thereafter, a thin polycrystalline silicon film 13 is formed at the same temperature or temperature equal to or lower than the above temperature. Further, a second insulating film 14 to become a barrier against diffusion of hydrogen is formed thereon. Then, it is heat-treated at higher temperature (300-600 deg.C) than that for forming the first film in a N(sub 2), Ar, H(sub 2) or mixture gas atmosphere. Since the hydrogen is diffused in the polycrystalline silicon film during the heat-treating, it is trapped to the boundary level of a base boundary, defect level in the thin film or boundary level of grain boundary.

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2002 EPO. All rts. reserv.

9849788

Basic Patent (No,Kind,Date): JP 3095939 A2 910422 <No. of Patents: 001>

MANUFACTURE OF SEMICONDUCTOR DEVICE (English)

Patent Assignee: CANON KK

Author (Inventor): KONDO SHIGEKI; NISHIDA AKIYUKI; MIZUTANI HIDEMASA

IPC: *H01L-021/336; H01L-029/784

CA Abstract No: 115(18)196116C

Derwent WPI Acc No: C 91-160264

JAPIO Reference No: 150277E000163

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date
JP 3095939	A2	910422	JP 89233942	A	890907 (BASIC)

Priority Data (No,Kind,Date):

JP 89233942 A 890907

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平3-95939

⑬ Int. Cl.³

識別記号

庁内整理番号

⑭ 公開 平成3年(1991)4月22日

H 01 L 21/336
29/784

9056-5F H 01 L 29/78 3 1 1 Y
審査請求 未請求 請求項の数 8 (全10頁)

⑮ 発明の名称 半導体装置の製造方法

⑯ 特 願 平1-233942

⑰ 出 願 平1(1989)9月7日

⑱ 発 明 者	近 藤	茂 樹	東京都大田区下丸子3丁目30番2号	キャノン株式会社内
⑱ 発 明 者	西 田	彰 志	東京都大田区下丸子3丁目30番2号	キャノン株式会社内
⑱ 発 明 者	水 谷	英 正	東京都大田区下丸子3丁目30番2号	キャノン株式会社内
⑲ 出 願 人	キャノン株式会社 東京都大田区下丸子3丁目30番2号			
⑳ 代 理 人	弁理士 福森 久夫			

明 細 書

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

(1) 絶縁基体上に結晶性半導体薄膜を形成してなる半導体装置の製造方法において、前記の結晶性半導体薄膜の上下両側に、水素の拡散に対してバリアとなる第1、第2の絶縁膜をそれぞれ形成する工程と、前記の半導体薄膜中に水素を導入する工程と、その後に熱処理を行う工程と、を含むことを特徴とする半導体装置の製造方法。

(2) 前記の水素の拡散に対してバリアとなる絶縁膜として、減圧CVD法、あるいは、プラズマCVD法で形成した窒化シリコン膜を用いることを特徴とする特許請求の範囲第1項に記載の半導体装置の製造方法。

(3) 前記の水素の拡散に対してバリアとなる絶縁膜として、プラズマCVD法で形成した窒化酸化シリコン膜を用いることを特徴とする特許請求の範囲第1項に記載の半導体装置の製造方法。

(4) 前記の結晶性半導体薄膜材料が、シリコンであることを特徴とする特許請求の範囲第1項に記載の半導体装置の製造方法。

(5) 前記の水素の導入は、水素を含んだ前記の絶縁膜からの水素の拡散によることを特徴とする特許請求の範囲第1項に記載の半導体装置の製造方法。

(6) 前記の水素の導入は、水素を含んだプラズマによることを特徴とする特許請求の範囲第1項に記載の半導体装置の製造方法。

(7) 前記の水素の導入は、イオン注入によることを特徴とする特許請求の範囲第1項に記載の半導体装置の製造方法。

(8) 前記の熱処理の温度は、非晶質シリコンが多結晶化する温度であることを特徴とする特許請求の範囲第1項、第4項または第5項に記載の半導体装置の製造方法。

3. 発明の詳細な説明

[産業上の利用分野]

本発明は、絶縁基体上に形成した薄膜トランジ

スタの製造方法に関する。

〔従来の技術〕

従来、絶縁基板上の薄膜トランジスタ（以下、TFTと称す）は、第3図に示すように、ガラスなどの絶縁基板11上に、半導体薄膜12を形成し、そこに素子を作り込んで構成されていた。

また、近年、TFTの特性向上のため、半導体薄膜として、結晶性半導体薄膜を用いることがよくみられる。ここでいう結晶性半導体とは、通常使用されている単結晶ウエハに比べると、欠陥が多く存在している単結晶半導体や、内部に1個以上の結晶粒界をもつ多結晶半導体をいう。

〔発明が解決しようとする課題〕

しかし、上記の従来例では、結晶性半導体薄膜と基板との界面に、数多くの界面単位13が存在し、この界面単位の影響で、たとえば、MOSFETを作成した場合、チャネル部でキャリアが単位にトラップされ、いわゆるバックチャネルを形成し、閾値電圧の変動や、on/off比の低下など、素子特性の劣化をもたらしていた。

体薄膜を形成してなる半導体装置の製造方法において、前記の結晶性半導体薄膜の上下両側に、水素の拡散に対してバリアとなる第1、第2の絶縁膜をそれぞれ形成する工程と、前記の半導体薄膜中に水素を導入する工程と、その後熱処理を行う工程と、を含むことを特徴とする半導体装置の製造方法に存在する。

〔作用〕

水素を導入した結晶性半導体薄膜を熱処理することにより、水素が薄膜中を拡散し、結晶性半導体薄膜と基体との界面に存在する界面単位が水素によってトラップされ、界面単位の数減らし、TFTなどの半導体装置の電気特性を向上させることが期待できる。

また、薄膜を拡散した水素は、薄膜中の欠陥単位や、結晶粒界の界面単位にトラップされることにより、TFTなどの半導体装置の電気特性を向上させることが期待できる。

さらに、水素の拡散に対してバリアとなる絶縁膜として、窒化シリコン膜を基体と半導体薄膜と

また、基板にガラスなどの安価な材料を用いると、基板材料中に含まれる Na^+ などのアルカリイオンが、プロセス中の熱処理によって移動し、基板との界面やシリコン薄膜中に可動イオンとして存在し、素子特性の劣化や、信頼性に問題を生じさせていた。

これらの問題に対して、たとえば、素子形成後、素子の保護膜として、プラズマCVD法による窒化シリコン膜による水素パッシベーションを用いて、シリコン薄膜内の準位を減らし、移動度を高くすることが行われてきた。また、アルカリイオン汚染防止のために、高純度石英や無アルカリガラスなどを基板として用いる場合もある。

しかし、上記の方法によっても基板との界面の問題は解決されていない。また、高純度石英や無アルカリガラスなどの基板は、高価であり、大面積の基板に安価でTFTを形成するには問題があった。

〔課題を解決するための手段〕

本発明の第1の要旨は、絶縁基体上に結晶性導

体の間に形成することにより、ガラスなどの基板からの Na^+ などのアルカリイオンに対するブロッキングの効果が生じ、信頼性の向上が期待できる。

そのうえ、半導体薄膜上に、水素の拡散に対してバリアとなる絶縁膜を形成することにより、薄膜中に拡散した水素のout-diffusionを防止し、上述の効果をさらに安定して得ることが期待できる。

なお、導入する水素の量としては数%～数十atm%が好ましい。

〔実施態様〕

第1図は、本発明を特徴づける半導体装置の断面図である。

本発明の第1の実施態様としては、まず、ガラスなどの絶縁基板11上に、水素の拡散に対してバリアとなる第1の絶縁膜として、たとえば、プラズマCVD法で、基板温度200℃～300℃で窒化シリコン膜12を形成する。この窒化シリコン膜12中には、数%～数十atm%の水素が含まれる。

その後、窒化シリコン膜12を形成した温度と同程度かそれ以下の温度で結晶性シリコン薄膜13を形成する。結晶性シリコン薄膜としては、減圧CVD法、プラズマCVD法により形成された多結晶シリコンや、我々の提案しているプラズマCVD法において、成膜雰囲気中へのHClなどのハロゲン化水素ガスの添加効果によって得られた大粒径多結晶シリコンを用いることができる。プロセス温度の低温化および電気特性上の観点から我々の提案している大粒径多結晶シリコン薄膜が本実施例に最も適当である。

次に、水素の拡散に対してバリアとなるような第2の絶縁膜14を結晶性シリコン上に形成する。水素の拡散に対してバリアとなるような絶縁膜としては、減圧CVD法で形成した窒化シリコン膜や、第1の絶縁膜と同様にして、プラズマCVD法で形成した窒化シリコン膜や窒化酸化シリコン膜を用いることができる。

次に、 H_2 、Ar、 H_2 あるいはそれらの混合ガス雰囲気下で、水素の拡散に対してバリアとなる第1

ができる。

本発明の第2の実施態様としては、まず、ガラスなどの絶縁基板11上に、水素の拡散に対してバリアとなる第1の含む絶縁膜として、たとえば、プラズマCVD法で、基板温度200℃～300℃で窒化シリコン膜12を形成する。この窒化シリコン膜12中には、数%～数十atm%の水素が含まれている。

その後、窒化シリコン膜12を形成した温度と同程度かそれ以下の温度で非晶質シリコン薄膜13を形成する。非晶質シリコン薄膜としては、減圧CVD法、プラズマCVD法により形成された非晶質シリコンや、多結晶シリコン51°をイオン注入して非晶質化したものなどが用いられる。

次に、水素の拡散に対してバリアとなるような絶縁膜14を非晶質シリコン上に形成する。水素の拡散に対してバリアとなるような絶縁膜としては、減圧CVD法で形成した窒化シリコン膜や、第1の絶縁膜と同様にして、プラズマCVD法で形成した窒化シリコン膜や窒化酸化シリコン膜を用い

る絶縁膜、たとえば、窒化シリコン膜、を形成した温度より高い温度(300℃～600℃)で熱処理を行う。

この熱処理中に、窒化シリコン膜中に存在する水素が、結晶性シリコン薄膜中に拡散することにより、下地界面に存在する界面単位や、結晶性シリコン薄膜中の欠陥単位や、結晶性シリコンの粒界に存在する界面単位にトラップされ、下地界面でのバックチャネルの発生を抑制し、かつ、粒界のポテンシャルを小さくし、移動度を大きくする。

また、基板と結晶性シリコン薄膜との間に窒化シリコン膜を形成することで、ガラスなどの基板からの Na^+ などのアルカリイオンに対してブロッキングの効果を果たせ、信頼性が向上する。

また、結晶性シリコン薄膜両面に、水素の拡散に対してバリアとなる絶縁膜を形成することにより、熱処理によって水素が拡散する際、結晶性シリコン薄膜表面からのout-diffusionを防止でき、水素によるパシベーション効果を高めること

ることができる。

次に、 H_2 、Ar、 H_2 あるいは、それらの混合ガス雰囲気下で、水素を含む絶縁膜12、たとえば、窒化シリコン膜、を形成した温度より高い温度(300℃～600℃)で熱処理を行う。

この熱処理の温度については、形成した非晶質シリコンが、固相結晶成長し、結晶化する温度に設定することが、より高性能なTFTを作るうえで望ましい。

この熱処理中に、非晶質シリコンが結晶化するのと同時に、窒化シリコン膜中に存在する水素が、熱処理により非晶質シリコンが結晶化したシリコン中に拡散することにより、下地界面に存在する界面単位や、結晶性シリコン薄膜中の欠陥単位や、結晶性シリコンの粒界に存在する界面単位にトラップされ、下地界面でのバックチャネルの発生を抑制し、かつ、粒界のポテンシャルを小さくし、移動度を大きくする。

また、基板と結晶性シリコン薄膜との間に窒化シリコン膜を形成することで、ガラスなどの基板

からの Na^+ などのアルカリイオンに対してブロッキングの効果を持たせ、信頼性が向上する。

また、非晶質シリコン薄膜両面に水素の拡散に対してバリアとなる絶縁膜を形成することにより、熱処理によって水素が拡散する際、結晶性シリコン表面からのout-diffusionを防止でき、水素によるパシベーション効果をさらに高めることができる。

本発明の第3の実施態様としては、まず、絶縁基板11上に、水素の拡散に対してバリアとなる第1の絶縁膜として、たとえば、プラズマCVD法や減圧CVD法で、窒化シリコン膜12を形成する。

その後、結晶性シリコン薄膜13を形成する。結晶性シリコン薄膜としては、減圧CVD法、プラズマCVD法により形成された多結晶シリコンや、非晶質シリコンをアニールし、再結晶化したものや、我々の提案しているプラズマCVD法において、成膜雰囲気中への HCl などのハロゲン化水素ガスの添加効果によって得られた大粒径多結晶シリコンや本出願人が特願昭62-73629号、特願昭62

に存在する界面単位にトラップされ、下地界面でのバックチャンネルの発生を抑制し、かつ、粒界のポテンシャルを小さくし、移動度を大きくする。

また、基板と結晶性シリコン薄膜との間に窒化シリコン膜を形成することで、ガラスなどの基板からの Na^+ などのアルカリイオンに対してブロッキングの効果を持たせ、信頼性が向上する。

また、結晶性シリコン薄膜両面に、水素の拡散に対してバリアとなる絶縁膜を形成することにより、熱処理によって水素が拡散する際、結晶性シリコン薄膜表面からのout-diffusionを防止でき、水素によるパシベーション効果を高めることができる。

本発明の第4の実施態様としては、まず、ガラスなどの絶縁基板11上に、水素の拡散に対してバリアとなる第1の絶縁膜として、たとえば、プラズマCVD法や減圧CVD法で、窒化シリコン膜12を形成する。

-73630号で提案しているところの大粒径多結晶シリコンや、本出願人が特願昭63-107016号で提案しているところの非晶質基板上に形成した単結晶シリコンなどが用いられる。

次に、プラズマCVD装置を用いて、チャンバー内に水素ガスを導入した後、放電を起こし、水素プラズマにより、結晶性シリコン薄膜中に水素を導入する。

次に、水素の拡散に対してバリアとなる第2の絶縁膜14を結晶性シリコン上に形成する。水素の拡散に対してバリアとなるような絶縁膜としては、減圧CVD法で形成した窒化シリコン膜や、プラズマCVD法で形成した窒化シリコン膜や窒化酸シリコン膜を用いることができる。

次に、 N_2 、 Ar 、 H_2 あるいは、それらの混合ガスの雰囲気下で熱処理を行う。

この熱処理中に、プラズマ中から導入された水素が、結晶性シリコン薄膜中に拡散することにより、下地界面に存在する界面単位や、結晶性シリコン薄膜中の欠陥単位や、結晶性シリコンの粒界

その後、結晶性シリコン薄膜13を形成する。結晶性シリコン薄膜としては、減圧CVD法、プラズマCVD法により形成された多結晶シリコンや、非晶質シリコンをアニールし、再結晶化したものや、我々の提案しているプラズマCVD法において、成膜雰囲気中への HCl などのハロゲン化水素ガスの添加効果によって得られた大粒径多結晶シリコンや、本出願人が特願昭62-73629号、特願昭62-73630号で提案しているところの大粒径多結晶シリコンや、本出願人が特願昭63-107016号で提案しているところの非晶質基板上に形成した単結晶シリコンなどが用いられる。

次に、水素の拡散に対してバリアとなる第2の絶縁膜14を結晶性シリコン上に形成する。水素の拡散に対してバリアとなるような絶縁膜としては、減圧CVD法で形成した窒化シリコン膜や、プラズマCVD法で形成した窒化シリコン膜や窒化酸シリコン膜を用いることができる。

次に、水素を、通常のイオン注入法により、結晶性シリコン薄膜中に導入する。

次に、 H_2 、Ar、 H_2 あるいは、それらの混合ガスの雰囲気下で熱処理を行う。

この熱処理中に、イオン注入法により導入された水素が、結晶性シリコン薄膜中に拡散することにより、下地界面に存在する界面単位や、結晶性シリコン薄膜中の欠陥単位や、結晶性シリコンの粒界に存在する界面単位にトラップされ、下地界面でのバックチャネルの発生を抑制し、かつ、粒界のポテンシャルを小さくし、移動度を大きくする。

また、基板と結晶性シリコン薄膜との間に窒化シリコン膜を形成することで、ガラスなどの基板からの Na^+ などのアルカリイオンに対してブロッキングの効果を持たせ、信頼性が向上する。

また、結晶性シリコン薄膜両面に、水素の拡散に対してバリアとなる絶縁膜を形成することにより、熱処理によって水素が拡散する際、結晶性シリコン薄膜表面からのout-diffusionを防止でき、水素によるパシベーション効果を高めること

に、多結晶シリコン薄膜23を1000Å堆積した。堆積条件としては、 SiH_2Cl_2 0.3 sccm、 HCl 130 sccm、 H_2 200 sccm、圧力1.0 Torr、RF power 80W、基板温度230℃で行った。この条件では、窒化シリコン膜22上には、粒径が約1.0 μm の多結晶シリコン薄膜が堆積した。

次に、スパッタ法により、ゲート絶縁膜として SiO_2 膜24を500Å堆積させた後、ゲート電極25を形成した。

次に、イオン注入法により、 P^+ を注入し、ソース・ドレイン領域26を形成した。

次に、水素の拡散に対してバリアとなる第2の絶縁膜として、第1の絶縁膜22と同様の方法にて、プラズマCVD法により、窒化シリコン膜27を5000Å堆積した。

次に、 N_2 雰囲気、550℃で、熱処理を行った。

次に、所望の領域にコンタクトを開孔し、A α 電極28を形成した。

本実施例において、ガラス基板上に直接多結晶

ができる。

【実施例】

以下、本発明の実施例を図面によって詳細に説明する。

第2図は、本発明を用いて作成したMOSFETの断面図である。

【第1の実施例】

ガラス基板上21に、水素の拡散に対してバリアとなる第1の絶縁膜として、プラズマCVD法で、 SiH_4/NH_3 混合ガス系により、窒化シリコン膜22を1000Å堆積した。堆積条件としては、平行平板型プラズマCVD装置を用い、 SiH_4 (10% H_2 希釈) 流量15 sccm、 NH_3 流量10 sccm、圧力0.18 Torr、放電パワー1.5W、基板温度300℃の条件で、35分間堆積を行った。この条件で堆積した窒化シリコン膜中には、IR (赤外分光) 分析の結果、約10at%の水素が含まれていることが分かった。

次に、RFプラズマCVD法により、 $SiH_2Cl_2/HCl/H_2$ 混合ガス系にて、窒化シリコン膜22上

シリコン薄膜を形成した基板に形成したMOSFETと、本実施例により作成したMOSFETの電気特性の測定と比較により、電子移動度は2倍以上、閾値電圧の変動幅は1/2以下に縮小された。

このことは、熱処理によって、窒化シリコン膜22から多結晶シリコン薄膜23内に水素が拡散し、下地界面および多結晶シリコン薄膜23中の結晶粒界に存在する界面単位にトラップされ、単位の数が増減し、下地界面でのバックチャネルの発生が抑制され、かつ、粒界のポテンシャルバリアが低下したためと考えられる。このことは、ESR (電子スピン共鳴) 測定の結果から、多結晶シリコン薄膜中のダングリングボンドの密度が、熱処理によって、1桁以上低下していたことから明らかである。

また、水素の拡散に対してバリアとなる窒化シリコン膜22、27の効果については、たとえば、この窒化シリコン膜27の有無により、多結晶シリコン膜23中に存在する水素の密度が、 $1E20cm^{-3}$ のオーダーから $1E19cm^{-3}$ のオーダー以下に低下して

いることから、この膜が、水素のout-diffusionに対してバリアとして作用していることが分かった。

また、信頼性試験においては、高温高湿試験によっても、電気特性の変化はほとんどなく、信頼性も十分なものであった。

これは、窒化シリコン膜22が、ガラス基板からのアルカリイオンの拡散に対して、ブロッキングしているためと考えられる。

また、550℃の熱処理によって、水素が多結晶シリコン中に拡散すると同時に、ソース・ドレイン領域の活性化も可能であることが、電気特性の測定から明らかとなった。

【第2の実施例】

ガラス基板上21に、プラズマCVD法で、 SiH_4/NH_3 混合ガス系により、窒化シリコン膜22を1000Å堆積した。堆積条件としては、平行平板型プラズマCVD装置を用い、 SiH_4 (10% H_2 希釈)流量15sccm、 NH_3 流量10sccm、圧力0.16Torr、放電パワー3.5W、基板温度300℃の条件で、35分間堆積

本実施例において、800℃の熱処理により、非晶質シリコン薄膜23は、固相結晶成長し、多結晶化していることが、断面TEM(透過電子顕微鏡)により確かめられた。

本実施例において、ガラス基板上に直接多結晶シリコン薄膜を形成した基板に形成したMOSFETと、本実施例により作成したMOSFETの電気特性の測定の比較により、電子移動度は1.5倍、閾値電圧の変動幅は1/2以下に縮小された。

また、ガラス基板上に直接非晶質シリコン薄膜を形成したMOSFETと、本実施例により作成したMOSFETとの電気特性の測定の比較により、電子移動度は1000倍以上になった。

このことは、熱処理によって、窒化シリコン膜22から多結晶シリコン薄膜23内に水素が拡散し、下地界面および多結晶シリコン薄膜23中の結晶粒界に存在する界面準位にトラップされ、準位の数が減少し、下地界面でのバックチャネルの発生が抑制され、かつ、粒界のポテンシャルバリアが低下したためと考えられる。このことは、ESR(電

を行った。この条件で堆積した窒化シリコン膜中には、IR(赤外分光)分析の結果、約10at%の水素が含まれていることが分かった。

次に、プラズマCVD法により、 SiH_4/H_2 混合ガス系にて、窒化シリコン膜22上に、非晶質シリコン薄膜23を1000Å堆積した。堆積条件としては、 SiH_4 流量2sccm、 H_2 18sccm、圧力0.12Torr、放電パワー5W、30分間堆積させた。

次に、スパッタ法により、ゲート絶縁膜として SiO_2 膜24を500Å堆積させた後、ゲート電極25を形成した。

次に、イオン注入法により、 P^+ を注入し、ソース・ドレイン領域26を形成した。

次に、水素の拡散に対してバリアとなる第2の絶縁膜として、プラズマCVD法により、窒化シリコン膜27を5000Å堆積した。

次に、 N_2 雰囲気、800℃で、熱処理を行った。

次に、所望の領域にコンタクトを開孔し、A2電極28を形成した。

子スピン共鳴)測定の結果から、多結晶シリコン薄膜中のダングリングボンドの密度が、熱処理によって、1桁以上低下していたことから明らかである。

また、水素の拡散に対してバリアとなる窒化シリコン膜22、27の効果については、たとえば、この窒化シリコン膜27の有無により、多結晶シリコン膜23中に存在する水素の密度が、 $1\text{E}20\text{cm}^{-3}$ のオーダーから $1\text{E}19\text{cm}^{-3}$ のオーダー以下に低下していることから、この膜が、水素のout-diffusionに対してバリアとして作用していることが分かった。

また、信頼性試験においては、高温高湿試験によっても、電気特性の変化はほとんどなく、信頼性も十分なものであった。

これは、窒化シリコン膜22が、ガラス基板からのアルカリイオンの拡散に対して、ブロッキングしているためと考えられる。

また、本実施例において、800℃の熱処理により、水素が多結晶シリコン中に拡散すると同時に

に、ソース・ドレイン領域の活性化も可能であることが、電気特性の測定から明らかになった。

【第3の実施例】

ガラス基板上21に、プラズマCVD法で、 SiH_4/NH_3 混合ガス系により、窒化シリコン膜22を1000Å堆積した。堆積条件としては、平行平板型プラズマCVD装置を用い、 SiH_4 (10% H_2 希釈) 流量15 sccm、 NH_3 流量10 sccm、圧力0.15 Torr、放電パワー3.5W、基板温度300℃の条件で、35分間堆積を行った。この条件で堆積した窒化シリコン膜中には、IR (赤外分光) 分析の結果、約10%の水素が含まれていることが分かった。

次に、RFプラズマCVD法により、 $\text{SiH}_2\text{Cl}_2/\text{HCl}/\text{H}_2$ 混合ガス系にて、窒化シリコン膜22上に、多結晶シリコン薄膜23を1000Å堆積した。堆積条件としては、 SiH_2Cl_2 0.9 sccm、 HCl 130 sccm、 H_2 200 sccm、圧力2.0 Torr、RFpower 80W、基板温度230℃で行った。この条件では、窒化シリコン膜22上には、粒径が約1.0 μm の多結晶シリコン薄膜が堆積した。

膜は、窒化シリコン膜厚を5000Åとした場合と全く変化なかった。

また、保護膜として、 SiO_2 膜5000Åを用いた場合についても、水素の密度に変化はなかったことから、窒化シリコン膜300Åでも十分バリアとして作用していることが分かった。

また、ゲート絶縁膜として窒化シリコン膜と酸化シリコン膜の2層構造を用いたが、これについても、 SiO_2 膜を用いた場合と比較して、電気特性の変化は、ほとんど認められなかった。

また、本実施例では、バリア膜として、プラズマCVD法による窒化シリコン膜を用いたが、減圧CVD法により堆積した窒化シリコン膜を用いても、同様の効果があった。

【第4の実施例】

ガラス基板上21に、プラズマCVD法で、 SiH_4/NH_3 混合ガス系により、窒化シリコン膜22を1000Å堆積した。堆積条件としては、平行平板型プラズマCVD装置を用い、 SiH_4 (10% H_2 希釈) 流量15 sccm、 NH_3 流量10 sccm、圧力0.15 Torr、放電パ

次に、ゲート絶縁膜として、まず、スパッタ法により SiO_2 膜を200Å、つづいて、水素の拡散に対してバリアとなる絶縁膜としてプラズマCVD法により窒化シリコン膜300Å堆積させた後、ゲート電極25を形成した。 SiO_2 膜を先に堆積させたのは、よく知られたように、窒化シリコン膜だけでゲート絶縁膜を構成すると、膜中の分極により、MOSFETの電気特性が劣化するので、そうした劣化を防ぐためである。

次に、イオン注入法により、 P^+ を注入し、ソース・ドレイン領域28を形成した。

次に、 N_2 雰囲気、550℃で、熱処理を行った。

次に、保護膜として、プラズマCVD法にて、窒化シリコン膜5000Å堆積した。

次に、所望の領域にコンタクトを開孔し、A2電極28を形成した。

本実施例において、水素の拡散に対してバリアとなる絶縁膜として、窒化シリコン膜の膜厚を300Åとしても、多結晶シリコン薄膜中の水素の密

度、基板温度300℃の条件で、35分間堆積を行った。この条件で堆積した窒化シリコン膜中には、IR (赤外分光) 分析の結果、約10%の水素が含まれていることが分かった。

次に、RFプラズマCVD法により、 $\text{SiH}_2\text{Cl}_2/\text{HCl}/\text{H}_2$ 混合ガス系にて、窒化シリコン膜22上に、多結晶シリコン薄膜23を1000Å堆積した。堆積条件としては、 SiH_2Cl_2 0.9 sccm、 HCl 130 sccm、 H_2 200 sccm、圧力2.0 Torr、RFpower 80W、基板温度230℃で行った。この条件では、窒化シリコン膜22上には、粒径が約1.0 μm の多結晶シリコン薄膜が堆積した。

次に、ゲート絶縁膜24として、つづいて、水素の拡散に対してバリアとなる絶縁膜としてプラズマCVD法により窒化シリコン膜500Å堆積させた後、ゲート電極25を形成した。窒化シリコン膜は、よく知られているように、膜中の窒素と酸素との組成比をうまく選ぶことで、窒化シリコン膜と酸化シリコン膜との両方の性質を兼ね備えることが可能である。ここでは、 $\text{SiO}_2/\text{NH}_3/\text{H}_2$

H_2O 混合ガス系を用いて、堆積条件を最適化することにより、膜の組成比をSiに対してH原子比が3、O原子比が2となるようにした。

次に、イオン注入法により、P⁺を注入し、ソース・ドレイン領域26を形成した。

次に、 N_2 雰囲気、600℃で、熱処理を行った。

次に、保護膜として、プラズマCVD法にて、窒化シリコン膜5000Å堆積した。

次に、所望の領域にコンタクトを開孔し、A₂電極28を形成した。

本実施例において、水素の拡散に対してバリアとなる第2の絶縁膜として、窒化酸化シリコン膜を用いても、多結晶シリコン薄膜中の水素の密度は、窒化シリコン膜を用いた場合と全く変化なかった。

また、ゲート絶縁膜として窒化酸化シリコン膜を用いたが、これについても、 SiO_2 膜を用いた場合と比較して、電気特性の劣化はほとんど認めなかった。

プラズマを照射した。水素プラズマ条件としては、圧力0.16Torr、放電出力600W、基板温度300℃、照射時間30minで行った。

次に、イオン注入法により、P⁺を注入し、ソース・ドレイン領域26を形成した。

次に、水素の拡散に対してバリアとなる第2の絶縁膜として、第1の絶縁膜22と同様の方法にて、プラズマCVD法により、窒化シリコン膜27を5000Å堆積した。

次に、 N_2 雰囲気、550℃で、熱処理を行った。

次に、所望の領域にコンタクトを開孔し、A₂電極28を形成した。

本実施例において、ガラス基板上に直接多結晶シリコン薄膜を形成した基板に形成したMOSFETと、本実施例により作成したMOSFETの電気特性の測定と比較により、電子移動度は2倍以上、閾値電圧の変動幅は1/2以下に縮小された。

このことは、熱処理によって、水素プラズマ中から水素が、多結晶シリコン薄膜23内に拡散し、

[第5の実施例]

ガラス基板上21に、プラズマCVD法で、 SiH_4/NH_3 混合ガス系により、窒化シリコン膜22を1000Å堆積した。堆積条件としては、平行平板型プラズマCVD装置を用い、 SiH_4 (10% H_2 希釈)流量16sccm、 NH_3 流量18sccm、圧力0.16Torr、放電パワー3.5W、基板温度400℃の条件で、20分間堆積を行った。

次に、RFプラズマCVD法により、 $\text{SiH}_2\text{Cl}_2/\text{HCl}/\text{H}_2$ 混合ガス系にて、窒化シリコン膜22上に、多結晶シリコン薄膜23を1000Å堆積した。堆積条件としては、 SiH_2Cl_2 0.9sccm、 HCl 130sccm、 H_2 200sccm、圧力2.0Torr、RFpower 80W、基板温度230℃で行った。この条件では、窒化シリコン膜22上には、粒径が約1.0μmの多結晶シリコン薄膜が堆積した。

次に、スパッタ法により、ゲート絶縁膜として SiO_2 膜24を500Åを堆積させた後、ゲート電極25を形成した。

次に、平行平板型プラズマ装置を用い、水素プ

ラズマを照射した。水素プラズマ条件としては、圧力0.16Torr、放電出力600W、基板温度300℃、照射時間30minで行った。

次に、水素の拡散に対してバリアとなる窒化シリコン膜22、27の効果については、たとえば、この窒化シリコン膜27の有無により、多結晶シリコン膜23中に存在する水素の密度が、 $1 \times 10^{20} \text{cm}^{-3}$ のオーダーから $1 \times 10^{19} \text{cm}^{-3}$ のオーダー以下に低下していることから、この膜が、水素のout-diffusionに対してバリアとして作用していることが分かった。

また、信頼性試験においては、高温高湿試験によっても、電気特性の変化はほとんどなく、信頼性も十分なものであった。

これは、窒化シリコン膜22が、ガラス基板からのアルカリイオンの拡散に対して、ブロッキングしているためと考えられる。

〔第6の実施例〕

ガラス基板上21に、プラズマCVD法で、 SiH_4/NH_3 混合ガス系により、窒化シリコン膜22を1000 Å 堆積した。堆積条件としては、平行平板型プラズマCVD装置を用い、 SiH_4 (10% H_2 希釈) 流量15 sccm、 NH_3 流量10 sccm、圧力0.18 Torr、放電パワー3.5W、基板温度400 °Cの条件で、20分間堆積を行った。

次に、RFプラズマCVD法により、 $\text{SiH}_2\text{Cl}_2/\text{HCl}/\text{H}_2$ 混合ガス系にて、窒化シリコン膜22上に、多結晶シリコン薄膜23を1000 Å 堆積した。堆積条件としては、 SiH_2Cl_2 0.9 sccm、 HCl 130 sccm、 H_2 200 sccm、圧力2.0 Torr、RFpower 80W、基板温度230 °Cで行った。この条件では、窒化シリコン膜22上には、粒径が約1.0 μm の多結晶シリコン薄膜が堆積した。

次に、スパッタ法により、ゲート絶縁膜として

このことは、熱処理によって、水素プラズマ中から水素が、多結晶シリコン薄膜23内に拡散し、下地界面および多結晶シリコン薄膜23中の結晶粒界に存在する界面単位にトラップされ、単位の数が増加し、下地界面でのバックチャネルの発生が抑制され、かつ、粒界のポテンシャルバリアが低下したためと考えられる。このことは、ESR (電子スピン共鳴) 測定の結果から、多結晶シリコン薄膜中のダングリングボンドの密度が、熱処理によって、1桁以上低下していたことから明らかである。

また、水素の拡散に対してバリアとなる窒化シリコン膜22、27の効果については、たとえば、この窒化シリコン膜27の有無により、多結晶シリコン膜23中に存在する水素の密度が、 $1 \times 10^{19} \text{cm}^{-3}$ のオーダーから $1 \times 10^{18} \text{cm}^{-3}$ のオーダー以下に低下していることから、この膜が、水素のout-diffusionに対してバリアとして作用していることが分かった。

また、信頼性試験においては、高温高湿試験に

SiO_2 膜500 Å を堆積させた後、ゲート電極25を形成した。

次に、イオン注入法により、水素を、 $1 \times 10^{18} \text{cm}^{-3}$ 、加速電圧20keVの条件で、多結晶シリコン薄膜23全面に注入した。

次に、イオン注入法により、 P^+ を注入し、ソース・ドレイン領域28を形成した。

次に、水素の拡散に対してバリアとなる第2の絶縁膜として、第1の絶縁膜22と同様の方法にて、プラズマCVD法により、窒化シリコン膜27を5000 Å 堆積した。

次に、 N_2 雰囲気、550 °Cで、熱処理を行った。

次に、所望の領域にコンタクトを開孔し、A2電極28を形成した。

本実施例において、ガラス基板上に直接多結晶シリコン薄膜を形成した基板に形成したMOSFETと、本実施例により作成したMOSFETの電気特性の測定の比較により、電子移動度は2倍以上、閾値電圧の変動幅は1/2以下に縮小された。

よっても、電気特性の変化はほとんどなく、信頼性も十分なものであった。

これは、窒化シリコン膜22が、ガラス基板からのアルカリイオンの拡散に対して、ブロッキングしているためと考えられる。

以上、本実施例において、結晶性半導体薄膜としては、本出願人が提案しているプラズマCVD法にて形成した大粒径多結晶シリコンおよびプラズマCVD法により形成した非晶質シリコンを熱処理にて結晶化した多結晶シリコンについてその効果を示したが、他の結晶性半導体薄膜、たとえば、減圧CVD法により形成された多結晶シリコンや、多結晶シリコンに Si^+ を注入して非晶質化した非晶質シリコンをアニールし、再結晶化したものや、本出願人が特願昭62-73829号、特願昭62-73830号で提案しているところの大粒径多結晶シリコンや、本出願人が特開昭63-107016号で提案しているところの非晶質基板上に形成した単結晶シリコンなどを用いても、同様の効果があったことはいうまでもない。

【発明の効果】

水素の拡散に対してバリアとなる絶縁膜をシリコン薄膜と基板との間およびシリコン薄膜中に形成し、さらに、熱処理することにより、シリコン薄膜下地界面の界面単位を減らし、バックチャネル効果を抑制することができ、閾値電圧の変動幅の縮小やキャリア移動度の向上など、TFTの電気的特性を向上させることができた。

また、水素の拡散に対してバリアとなる絶縁膜として、窒化シリコン膜を用いることにより、基板からの Na^+ などのアルカリイオンの侵入をブロッキングすることができ、TFTの信頼性を向上させることができた。

この結果、安価なガラス基板上に、電気特性および信頼性に優れたTFTを容易に形成することができるようになった。

4. 図面の簡単な説明

第1図は、本発明の特徴を説明するための断面図である。第2図は、本発明を用いて形成したMOSFETの断面図である。第3図は、従来技術の問題

点を説明するための断面図である。

11、21、31・・・基板

12、22、32・・・水素の拡散に対してバリアとなる第1の絶縁膜

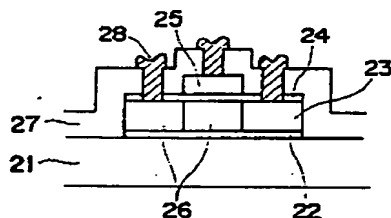
13、23、33・・・半導体薄膜

14、24、34・・・水素の拡散に対してバリアとなる第2の絶縁膜

第 1 図



第 2 図



第 3 図

